

(19) Japanese Patent Office (JP)

(12) Publication of Laid-Open Patent Application (A)

(11) Unexamined Japanese Patent Publication No. 58-85502

(43) Date of Publication of Application: May 21, 1983

5 (54) MANUFACTURING METHOD OF THICK-FILM VARISTOR

(21) Application Number: S56-184622

(22) Date of Filing: November 17, 1981

(72) Inventors: Minoru Masuda

c/o Kabushiki Kaisha Matsushita Denki Sangyo

10 Ohaza Kadoma 1006, Kadoma-shi

(72) Inventors: Akihiro Takami

c/o Kabushiki Kaisha Matsushita Denki Sangyo

Ohaza Kadoma 1006, Kadoma-shi

(71) Applicant: Kabushiki Kaisha Matsushita Denki Sangyo

15 Ohaza Kadoma 1006, Kadoma-shi

Specification

1. Title of the Invention

MANUFACTURING METHOD OF THICK-FILM VARISTOR

20 2. Claim

A method of manufacturing a thick-film varistor, comprising coating a paste, which contains ZnO sintered body powder and glass frit in addition to a solvent containing a thickener, directly or through an electrode on an electric
25 insulation substrate, baking the paste at a temperature over a fusing point of glass to form a varistor film, further coating a paste of electric insulation on a top and sides of the varistor film, and performing drying or baking to completely coat the varistor film and its sides with an insulating coating layer.

this Page Blank (uspto)

3. Detailed Description of the Invention

Fig. 1 is a plan view showing an example of a fundamental structure of a conventional thick-film varistor, and Fig. 2 shows a cross section as viewed along the line c-c' in Fig. 1.

5 In the drawings, the reference numeral 1 denotes an alumina substrate having electric insulation and heat resistance, 2a and 2b electrodes, 3 a varistor film composed of zinc oxide granules and glass, and 4 an insulating coating layer composed of low melting point glass or resist ink or the like.

10 The conventional thick-film varistor has the following disadvantage. More specifically, since silver particle is used for electrode parts, there is caused a problem that when the electrode parts are soldered, silver particle damage is generated, and a critical problem especially in ones having a
15 small electrode area as in a chip part. Accordingly, in ones having a small electrode area as in a chip part, it is necessary to achieve an improvement in characteristics of soldering quality by performing a processing such as solder plating or the like on electrode parts. Hereupon, a processing such as
20 solder plating or the like is performed on a conventional thick-film varistor but there is caused a problem that strong acidity of a solder plating liquid has an adverse influence on a varistor film in terms of characteristics because of a structure, in which the varistor film as well as its sides is
25 not completely subjected to insulating coating.

The invention dissolves such disadvantage involved in conventional thick-film varistors, and has a feature in coating a paste, which contains ZnO sintered body powder and glass frit in addition to a solvent containing a thickener, directly or

This Page Blank (uspto)

through an electrode on an electric insulation substrate, baking the paste at a temperature over a fusing point of glass to form a varistor film, further coating a paste (low melting point glass or resist ink) of electric insulation on a top and sides of the
5 varistor film, and performing drying or baking to completely coat the varistor film and its sides with an insulating coating layer.

An embodiment of the invention will be described below with reference to Fig. 3. In Fig. 3, the reference numeral 5
10 denotes an alumina substrate having electric insulation and heat resistance, and electrode 6a is provided thereon by printing and baking a silver particle paste or the like. Subsequently, varistor film 7 is formed on electrode 6a by coating a paste, which contains ZnO sintered body powder and glass frit in
15 addition to a solvent containing a thickener, to bake the same at a temperature over a fusing point of glass, electrode 6b is provided on varistor film 7, and thereafter insulating coating layer 8 is provided by means of a method of printing and baking, or printing and drying in a manner to coat a top and sides of
20 varistor film 7, thereby providing an integral structure.

In the above structure, insulating coating layer 8 is formed by printing and baking, or printing and drying of a paste low melting point glass or resist ink or the like, insulating coating layer 8 having a composition, which is favorable in
25 adherence and excellent in electrical insulation characteristic and acid resistance, and being adjusted to an appropriate film thickness and formed to completely coat varistor film 7 and its sides. Insulating coating layer 8 structured in this manner is excellent in acid resistance at the time of plating to contribute

This Page Blank (uspto)

to an improvement in acid resistance of varistor film 7 at the time of plating and to enable performing unilateral plating on electrodes 6a, 6b, which are not covered by insulating coating layer 8, through a plating processing without deterioration of varistor film 7 in characteristics, thus enabling improving electrode parts of a thick-film varistor in quality of soldering.

4. Brief Description of the Drawings

Fig. 1 is a plan view showing an example of a fundamental structure of a conventional thick-film varistor, Fig. 2 is a cross sectional view as viewed along the line c-c' in Fig. 1, and Fig. 3 is a cross sectional view showing an example of a thick-film varistor obtained by a manufacturing method according to the invention.

5 ... alumina substrate, 6a, 6b ... electrode, 7 ... varistor film, 8 ... insulating coating layer

This Page Blank (uspto)

This Page Blank (uspto)

⑬ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—85502

⑤ Int. Cl.³
H 01 C 7/10

識別記号

庁内整理番号
6918-5E

④ 公開 昭和58年(1983)5月21日

発明の数 1
審査請求 未請求

(全 2 頁)

④ 厚膜バリスタの製造法

⑧ 発明者 高見昭宏

門真市大字門真1006番地松下電
器産業株式会社内

② 特 願 昭56—184622

② 出 願 昭56(1981)11月17日

⑦ 出 願 人 松下電器産業株式会社

⑦ 発 明 者 増田稔

門真市大字門真1006番地松下電
器産業株式会社内

門真市大字門真1006番地

⑧ 代 理 人 弁理士 中尾敏男 外 1 名

明 細 書

1、発明の名称

厚膜バリスタの製造法

2、特許請求の範囲

電気絶縁性基板の上に直接あるいは電極を介して、ZnO 焼結体粉体とガラスフリットに増粘剤を含む溶剤を加えたペーストを塗布し、ガラスの融点以上で焼付けてバリスタ膜を形成し、さらに電気的絶縁性のペーストを上記バリスタ膜の上部および側面部に塗布し、乾燥または焼付けて上記バリスタ膜を側面部を含んで完全に絶縁被覆層で被覆してなる厚膜バリスタの製造法。

3、発明の詳細な説明

本発明は電気絶縁性基板上に設けられたZnO 焼結体粉体とこれを結合するためのガラスフリットからなるバリスタ膜に一對の電極を付与した厚膜バリスタの製造法に関するものである。

その目的は、メッキ時における耐酸性に優れた厚膜バリスタを提供することにある。

従来からZnO焼結体粉体とガラスフリットから

なる厚膜バリスタが開発され、微少厚膜化部品として実用に供されてきている。

第1図は従来の厚膜バリスタの基本構造の一例を示す平面図であり、第2図は第1図のc-c'線よりみた断面である。

図において、1は電気絶縁性で耐熱性を有するアルミナ基板、2aと2bは電極、3はバリスタ膜で酸化亜鉛粉粒体とガラスからなるものであり、4は絶縁被覆層で低融点ガラスもしくはレジストインク等からなるものである。

上記の従来における厚膜バリスタの場合、次のような欠点があった。すなわち、電極部分に銀を使用しているため電極部分の半田付け時に銀くわれが発生するという問題があり、特にチップ部品のように電極面積の小さいものにおいては致命的な問題であった。したがって、チップ部品のように電極面積の小さいものにおいては、電極部分に半田メッキ等の処理を行って半田付け性の特性向上を計る必要があった。そこで、従来厚膜バリスタに半田メッキ等の処理を行ったが、バリスタ

3

膜をその側面部を含んで完全に絶縁被覆した構造でないため、バリスタ膜が半田メッキ液等の強酸性によって特性に悪影響を受けるという問題があった。

本発明はこのような従来の厚膜バリスタのもつ欠点を解消するものであり、電気絶縁性基板の上に直接あるいは電極を介して、ZnO焼結体粉体粉体とガラスフリットに増粘剤を含む溶剤を加えたペーストを塗布し、ガラスの融点以上で焼付けてバリスタ膜を形成し、さらに電氣的絶縁性のペースト（低融点ガラス、レジストインク）をバリスタ膜の上部および側面部に塗布し、乾燥または焼付けてバリスタ膜を側面部を含んで完全に絶縁被覆したことを特徴とするものである。

以下、本発明の一実施例を第3図により説明する。第3図において、5は電気絶縁性で耐熱性を有するアルミナ基板であり、この上に銀ペースト等の印刷焼付により電極6aが設けられている。次に、この電極6a上にZnO焼結体粉体とガラスフリットに増粘剤を含む溶剤を加えたペーストを

塗布し、ガラスの融点以上で焼付けてなるバリスタ膜7を形成し、さらにこのバリスタ膜7上に電極6bを設け、しかる後にバリスタ膜7の上部および側面部を被覆するように印刷焼付または印刷乾燥の方法により絶縁被覆層8を設けて一体構造としたものである。

上記において、絶縁被覆層8はペースト状の低融点ガラス、レジストインク等の印刷焼付または印刷乾燥により形成したものであり、絶縁被覆層8はバリスタ膜7、バリスタ膜7上の電極6bとの密着性が良好であり、且つ優れた電気絶縁特性、耐酸性を有する組成からなるようにしたものであり、適度な膜厚に調整してバリスタ膜7をその側面部を含んで完全に被覆するように形成されている。このように構成した絶縁被覆層8はメッキ時における耐酸性に優れ、バリスタ膜7のメッキ時における耐酸性向上に寄与するものであり、絶縁被覆層8で被覆されていない電極6a、6bにバリスタ膜7の特性劣化なくメッキ処理により半田等のメッキを可能にし、厚膜バリスタの電極部分

5

の半田付け性向上を可能にするものである。

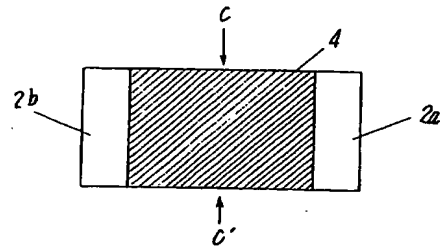
4、図面の簡単な説明

第1図は従来の厚膜バリスタの基本構造の一例を示す平面図、第2図は第1図のa-a'線よりみた断面図、第3図は本発明による製造法により得られた厚膜バリスタの一例を示す断面図である。

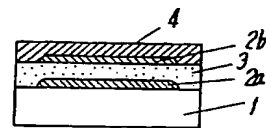
5……アルミナ基板、6a、6b……電極、7……バリスタ膜、8……絶縁被覆層。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

第 1 図



第 2 図



第 3 図

